



Digital Core Design社製 ペリフェラルIP

FUJISOFT

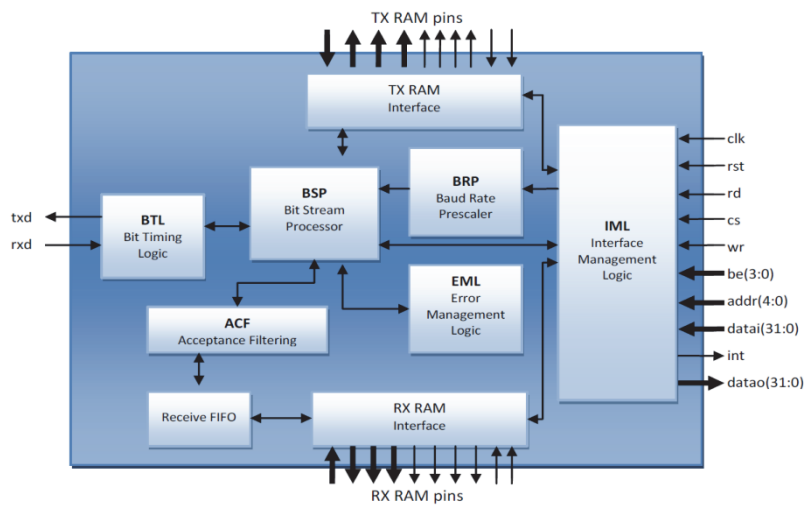
creating new values



Digital Core Design社はFPGA/ASICで採用実績のある高品質な周辺インターフェースIPコアをネットリストまたはソースコードで提供しています。世界中の300以上のお客様に販売、500以上のライセンス実績があります。IPコアは全てロイヤリティフリーです。

CAN-FD IP Core (DCAN-FD)

DCAN-FDは、自動車および産業用アプリケーションで広く使用されているコントローラエリアネットワーク (CAN) のスタンドアロンコントローラです。Bosch CAN 2.0B仕様 (2.0B Active) およびCAN FDに準拠しています。

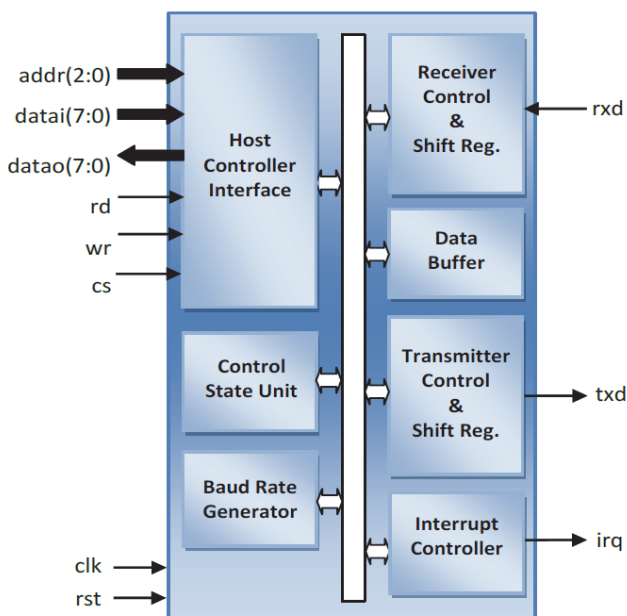


PIN	TYPE	DESCRIPTION
clk	input	Global clock
rst	input	Global reset
cs	input	Chip select
rd	input	Read data strobe
wr	input	Write data strobe
addr(5:0)	input	Host address bus
be(3:0) ²	input	Host byte enable
datai(31:0) ⁴	input	Host output data bus
qmr(31:0)	input	RX DPRAM data output
qmt(31:0)	input	TX DPRAM data output
rxid	input	CAN receive data
docdbusctrl	input	DoCD debugger input
datao(31:0) ¹	output	Host input data bus
int	output	Interrupt signal
dmr(31:0)	output	RX DPRAM data input
waddrmr(4:0)	output	RX DPRAM write address
raddrmr(4:0)	output	RX DPRAM read address
enrmr	output	RX DPRAM read enable
enwmr	output	RX DPRAM write enable
dmt(31:0)	output	TX DPRAM data input
waddrmt(4:0)	output	TX DPRAM write address
raddrmt(4:0)	output	TX DPRAM read address
enrmt	output	TX DPRAM read enable
enwmt	output	TX DPRAM write enable
txd	output	CAN transmit data

- ・ ISO 11898-1 : 2015に基づいた設計
- ・ CAN 2.0BおよびCAN FDフレームをサポート
- ・ 最大64バイトのデータフレームをサポート
- ・ フレキシブルなデータレートをサポート

LIN IP Core (DLIN)

DLINは、ローカルインターコネクトネットワーク (LIN) のコントローラです。このインタフェースはシリアル通信プロトコルであり、主に車載アプリケーションで使用されるように設計されています。CANと比較して、LINは低速ですが、CANの帯域幅が要求されないインテリジェントなセンサーとアクチュエータの通信に理想的です。



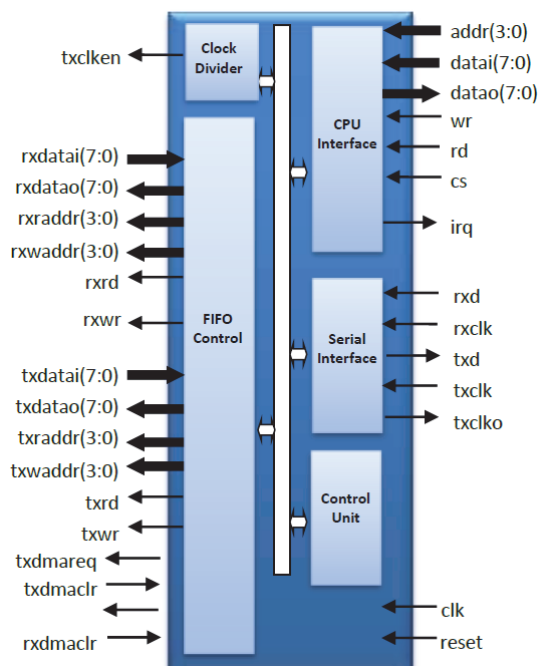
PIN	TYPE	DESCRIPTION
clk	input	Global clock
rst	input	Global reset
cs	input	Chip select
rd	input	Read data strobe
wr	input	Write data strobe
addr(2:0)	input	Address bus
datai(7:0)	input	Host output data bus
rxid	input	LIN receive data
datao(7:0)	output	Input data bus
irq	output	Interrupt signal
txd	output	LIN transmit data

- ・ LIN 1.2、LIN 2.1、およびLIN 2.2仕様に準拠
- ・ オートマティックなLINヘッダ処理
- ・ オートマティックな再同期
- ・ オートマティックな再同期
- ・ 1Kbit/s ~ 20Kbit/sのデータ転送速度
- ・ マスターとスレーブ動作モード

HDLC / SDLC IP Core (DHDLC)

DHDLC IPコアは、HDLC / SDLC伝送フレームの制御に使用するコントローラであり、8ビット、16ビット、32ビットマイクロコントローラに容易に接続できます。

ビットスタッフィング、アドレス認識、CRC計算などの機能により、マイクロコントローラの処理負荷を軽減します。DHDLCは、受信と送信の両方にFIFOバッファを実装しています。



PIN	TYPE	DESCRIPTION
clk	input	Master clock
rst	input	Reset
addr(3:0)	input	CPU interface address input
datai(7:0)	input	CPU interface data input bus
rd	input	CPU interface read control input
wr	input	CPU interface write control input
cs	input	CPU interface chip select input
rxdatai(7:0)	input	Receiver data input
rxclk	input	Receiver clock input
cxdatai(7:0)	input	Collision detect input
txclk	input	Transmitter clock input
rxdatai(7:0)	input	Rx FIFO data input
txdatai(7:0)	input	Tx FIFO data input
irq	output	Interrupt request output
datao(7:0)	output	CPU interface data output bus
txd	output	Transmitter data output
txclko	output	Transmitter clock output
txclken	output	Transmitter clock output enable
rxdatao(7:0)	output	Rx FIFO data output bus
rxraddr(3:0)*	output	Rx FIFO read address output bus
rxwaddr(3:0)*	output	Rx FIFO write address output bus
rxrd	output	Rx FIFO read control
rxwr	output	Rx FIFO write control
txdatao(7:0)	output	Tx FIFO data output bus
txraddr(3:0)*	output	Tx FIFO read address output bus
txwaddr(3:0)*	output	Tx FIFO write address output bus
txrd	output	Tx FIFO read control
txwr	output	Tx FIFO write control
txdmareq	output	TX DMA service request
txdmaclr	input	TX DMA request clear
rxdmareq	output	RX DMA service request
rxdmaclr	input	RX DMA request clear

- ・ 個別の送信・受信インターフェース
- ・ 個別に設定可能な送信・受信FIFOバッファ コントロール
- ・ ビットスタッフィングとアンスタッフィング機能
- ・ 受信アドレス識別と送信アドレス挿入機能
- ・ 2バイトまたは1バイトのアドレスフィールドサポート
- ・ CRC-16及びCRC-32の計算とチェック機能

その他 IP Core

カテゴリ	機能	IPコア名
周辺デバイス	シリアルEEPROMコントローラ	DEEPROM
	SDRAMコントローラ	DSDRAM
	USB2.0デバイスコントローラ	DUSB2
	シリアルIOデバイス	DUART、D16950、D16752、D16750、D16550、D16450
	IEEE 802.3-2002仕様準拠ネットワークコントローラ	DMAC-RM II、DMAC
	I2Cバスコントローラ	DI2CSB、DI2CS、DI2CMS、DI2CM
	SPIマスタ/スレーブデバイス	DSQSPI、DSPI FIFO、DSPIS、DSPI
	プログラマブル インターバル タイマ/カウンタ	D8254
	プログラマブル ペリフェラル インターフェース	D8255

※本印刷物に記載の内容および製品・サービスの仕様は、予告なく変更する場合があります。
※記載されている社名および製品名は、各社の商標または登録商標です。

 **富士ソフト株式会社** www.fsi.co.jp

 **0120-593-111** 受付時間 9:00~17:00 (土・日・祝を除く)



エンベデッドプロダクト事業推進部
メールでのお問合せ窓口 : et-solution@fsi.co.jp

富士ソフト Digital Core Design

検索 